

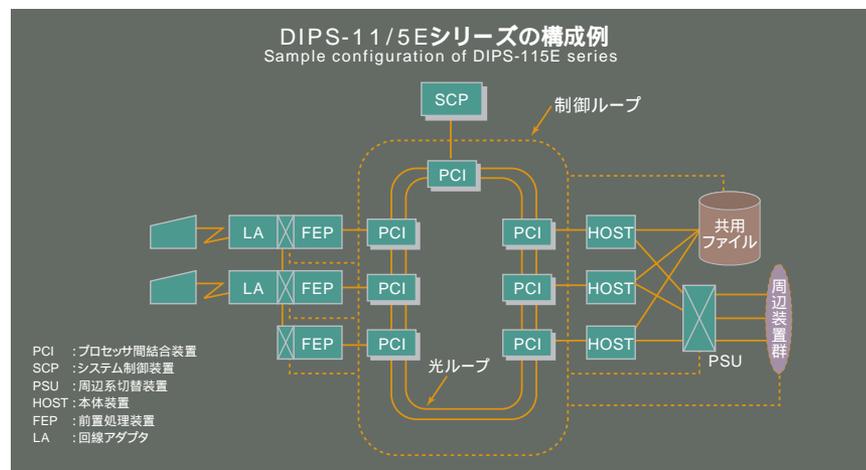
# DIPS-11 本体系の技術

DIPS-11 mainframe system technologies

1973年のDIPS-11/10シリーズの実用化に続いて、超高速論理LSIやメモリ素子LSIを採用して価格性能比の向上を図った11/5シリーズ、プロセッサ間を高速光データループで完全群接続した複合システム構成とすることにより、大規模化、高信頼化を図った11/5Eシリーズ、さらに処理能力を高めた11/5EXシリーズを順次開発した。これらのシリーズは、下位モデル( 10、5、15、5E、15E、5EX、15EX )、中位モデル( 20、25、25E、25EX )、および上位モデル( 30、35、45、45E、45EX )で構成し、幅広い性能領域をカバーしている。

## DIPS-11の主な開発技術

- 高速論理LSI、64kビットMOSメモリ、1kビットバイポーラメモリの採用( 11/5シリーズ)
- 光データループ接続による複合システム構成方式の開発( 11/5Eシリーズ)
- 1Mバイト-SRAMの採用、接続距離を長尺化する光リモートチャネル方式の開発、高速仮想計算機( VM )方式の開発( 11/5EXシリーズ)



## DIPSの諸元比較

区分	項目	DIPS-1	DIPS-11/10シリーズ	DIPS-11/5シリーズ	DIPS-11/5Eシリーズ	DIPS-11/5EXシリーズ
CPU系	最大CPU数(台)	4	2	1/2	1/2/4	2/4
	ローカルメモリ容量( K/バイト)	8/16	8/16	16/32/64	32/64/128	32/64/128
主記憶	最大メモリ容量( M/バイト)	16	8/16	8/16/128	128/256/512	512/1024
DCH	システム当り最大チャネル数(本)	64	32/64	8/64	16/32/128	32/64/128/256
	最大スループット( M/バイト/秒)	48	24/48	8/48/92	70/96/384	96/288/400/768

